PXI Days

Test d'un cœur électrique d'avion sur plateforme PXI sous NI Veristand et LabviewRT

Interlocuteur

Damien CUOQ
Responsable bureau d'études

damien.cuoq@lgm.fr

13, avenue Morane Saulnier
78140 VELIZY-VILLACOUBLAY

L'offre de LGM Ingénierie

Electronique Embarquée

Conception, développement et industrialisation
Electronique analogique & numérique
Logiciel embarqué et temps réel
Développement sous contraintes sécuritaires
Expertise en réseaux embarqués

Intégration, Validation & Qualification

Maitrise d'œuvre en qualification environnementale et fonctionnelle
Rédaction de plans et procédures d'essais
Déroulement des essais, analyse des résultats
Gestion des moyens (laboratoires, outillages)…

Bancs de Tests

Conception, développement et intégration
Systèmes temps réel, électronique, pneumatique, mécatronique
Bancs de recette, qualification, maintenance
Outillage électrique et mécanique

Traitement d'obsolescences

Veille d'obsolescences
Retro-ingénierie, Redesign, Retrofit
MCO forfaitaire

Présentation cœur électrique

Labinal Power System développe et fabrique le cœur électrique primaire PEPDS d'un avion.

Ce cœur est constitué de 4 calculateurs distincts mais interconnectés

- LMDB
- RMDB
- EDB1
- EDB2

Ces calculateurs reçoivent en entrée la génération de puissance électrique de l'avion qu'ils distribuent vers les nombreux consommateurs. De plus ils assurent la sécurité (protection électrique) et la sureté (redondances, reconfigurations, …) du réseau électrique de l'avion

Pour mener à bien ce projet LPS doit disposer de moyens de test représentatifs de l'environnement avion :

- **Simulation des générateurs**
  - Distribution électrique de puissance
  - Génératrices moteurs, APU, RAT, inverter, Batteries, prises de park
    - 115V 400Hz tri 120 kW
    - 28 Vdc 30 kW

- **Simulation des consommateurs de l'avion**
  - Charge électrique de puissance
  - Banc de charges externes 150kW
    - 90 charges AC
    - 88 Charges DC

- **Simulation des interfaces**
  - Cockpit panel
  - Arinc 429

Besoin

- **Réaliser 4 bancs de tests**:
  - ATP - recette
  - QTP - qualification (2 ex.)
  - FCT – fonctionnel système

- **Tester les 4 boitiers de distribution individuellement**
  - EDB1, EDB2, LMDB, RMDB

- **Tester le système au complet**
  - EDB1 + EDB2 + LMDB + RMDB

→ Soit 9 configurations nominales de test

Sous 3 modes de test : Automatique, Manuel, Autotest

Acquisition / génération de nombreux signaux synchrones

Signaux	Fréquences
300 entrées analogiques	10kS/s
15 sorties analogiques	10kS/s
100 entrées discrètes	2kS/s
500 sorties discrètes	10S/s
8 à 12 voies ARINC	200 labels

L'ensemble des signaux doit pouvoir être enregistré en synchrone

Solution d'acquisition / pilotage

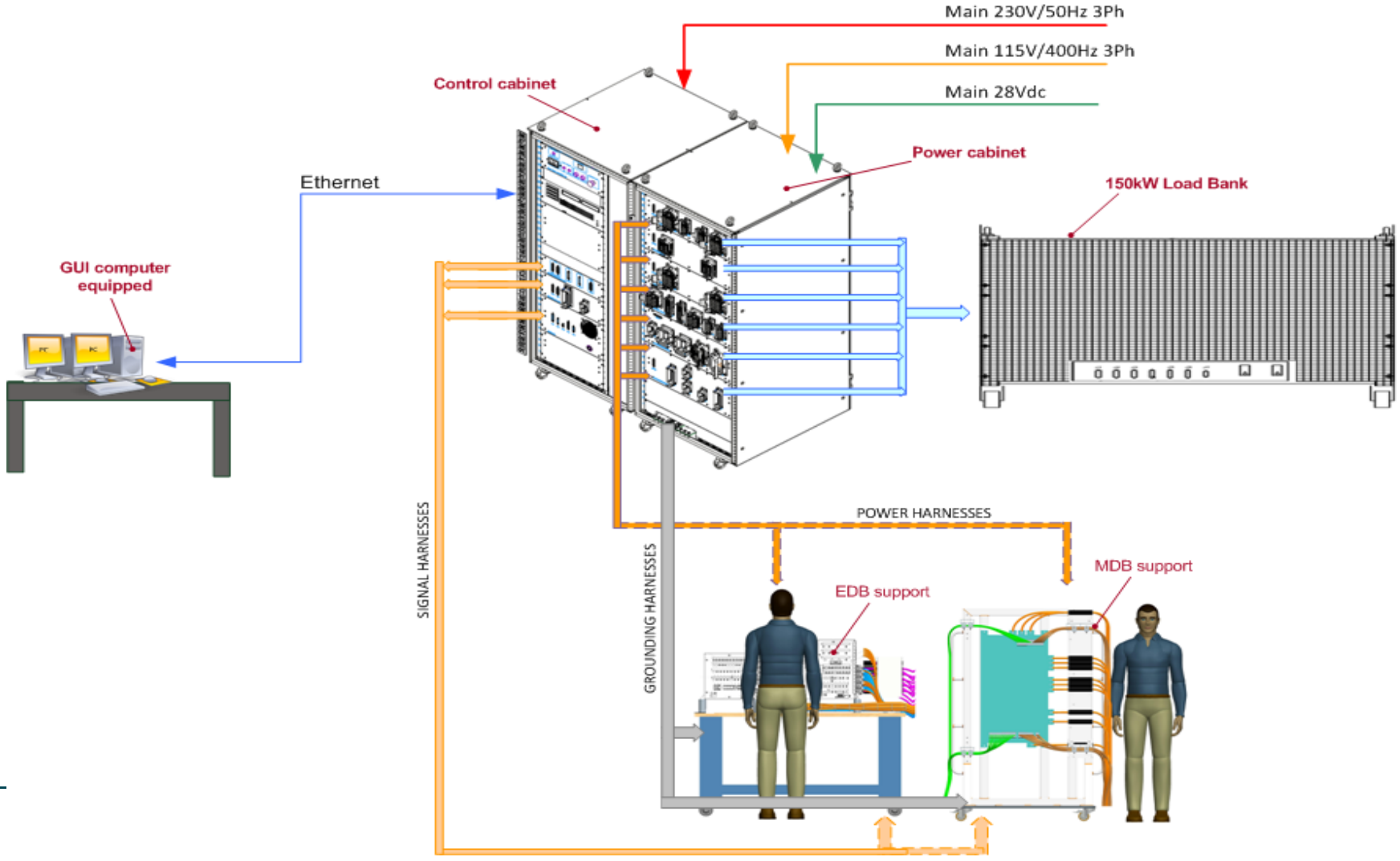
Un système temps réel basé sur PXI / VeriStand :

- 1 PC industriel exécutant VeriStand sur l'OS LabVIEW RT,
- 1 Pont PCI/PXI,
- 1 Châssis PXI 18 slots

Un PC interface homme/machine exécutant:

- L' IHM manuelle sous LabVIEW
- L' IHM automatique sous LabVIEW / Teststand
- Le pilotage des alimentations infrastructure
- L'enregistrement temps réel sur HDD extractible

Solution matérielle globale



Composition du châssis PXI

- 1 carte Pont PCI/PXI (avantage : pas besoin de drivers, reconnu par le bios)
- 2 cartes de 96 DIO chacune pour entrées/sorties digitales
- 3 cartes de 80 relais (distribution des charges)
- 1 carte Matrice
- 7 cartes d'entrées analogiques (80 voies chacune pour échantillonnage à 10kHz par voie)
- 1 carte de 32 sorties analogiques (pour génération de signaux triphasés à 400Hz et d'autres signaux variables de 1kHz à 1.2kHz (échantillonnage de la génération à 20kHz))
- 1 carte FPGA pour trigger sur changement de fréquence
- 1 carte ARINC 16 voies

Pourquoi PXI + VeriStand ?

- Solution RT + IHM « sur étagère »
- Choix des ressources (diversité)
- Gestion des 9 configurations nominales (9 x 1500 voies)
  - 3 types de banc pour 4 calculateurs 1 système
- Outil de log intégré
- Custom devices existant + possibilité d'intégrer nos propres custom devices
- Evolutivité de la solution
- Performance RT (synchro de l'horloge)

Nos développements pour VeriStand

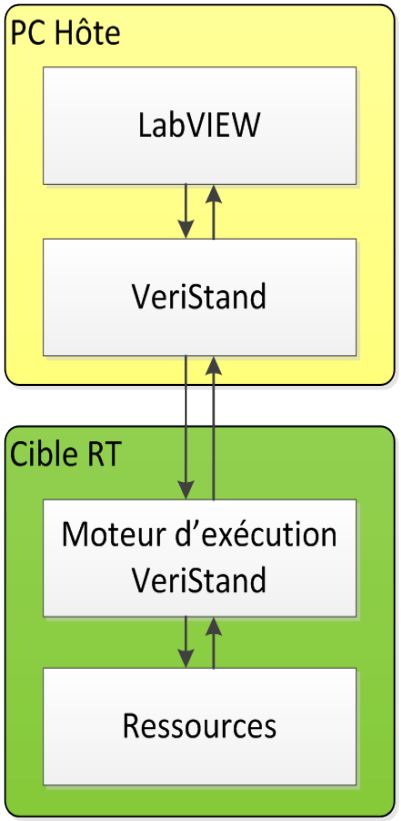
- Développement de nombreux Custom devices sous **LabVIEW RT** afin d'atteindre les performances requises :

  - Acquisition 300 signaux analogiques à 10ks/s
  - Acquisition 200 signaux discrets à 2ks/s
  - Génération 300 signaux discrets à 10s/s
  - Génération 9 signaux triphasés > 1200Hz
  - 12 Rx/Tx ARINC429 200 labels
  - Synchronisation de l'ensemble de ces signaux

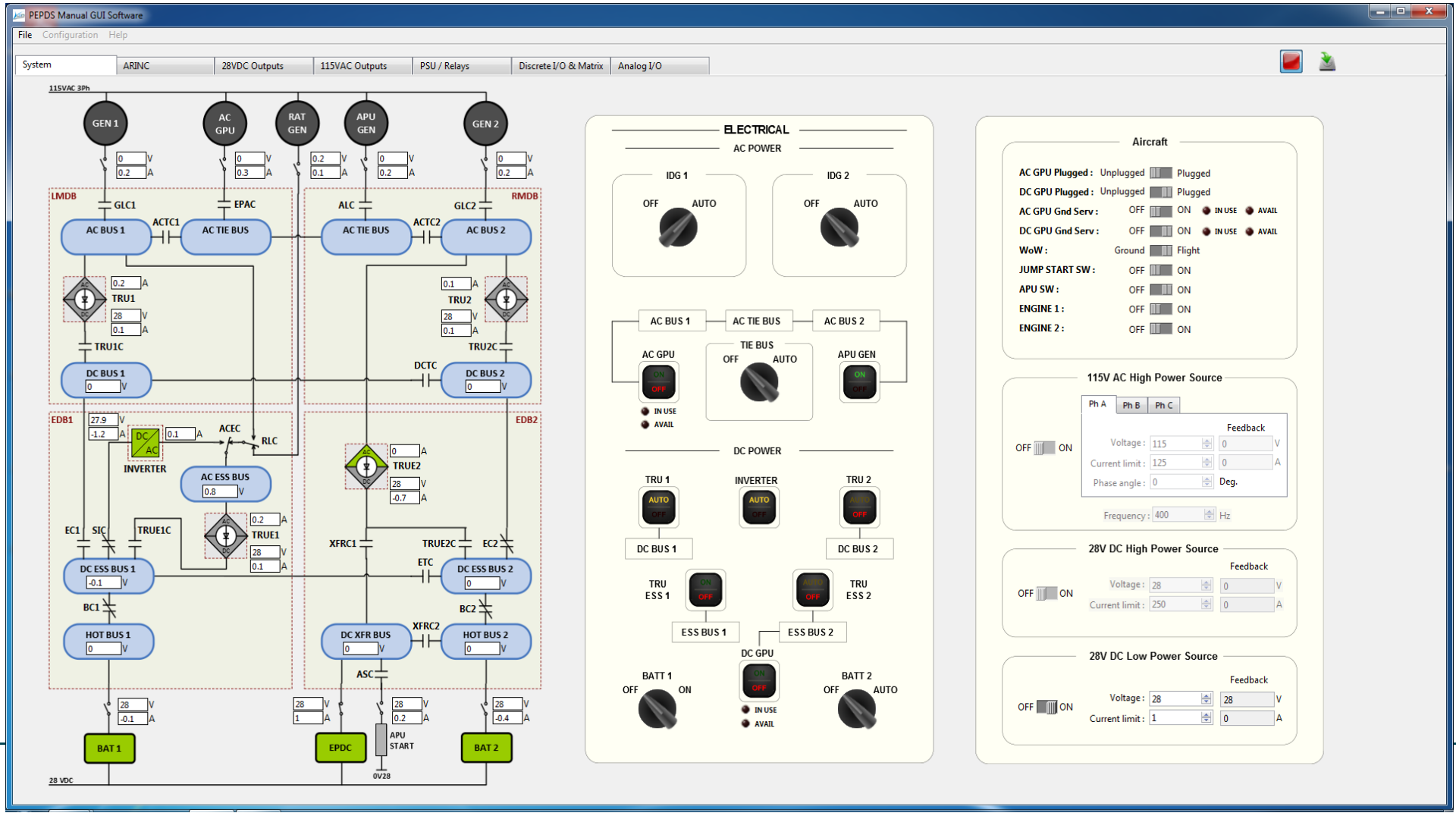
- Développement d'un outil de création de configurations VeriStand à partir de fichier d'interface électrique sous Excel.

IHM Manuelle

IHM manuelle développée sous LabVIEW surcouche à VeriStand



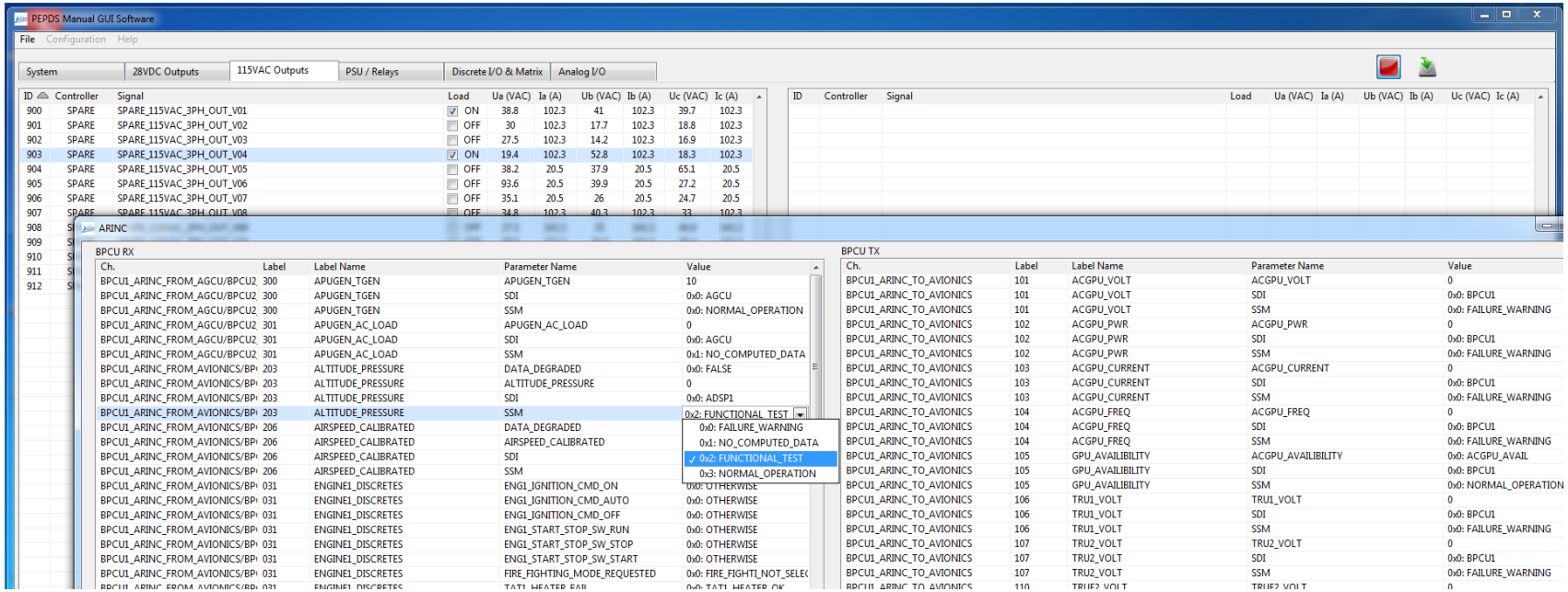
IHM Manuelle – Synoptique système



IHM Manuelle – surcouche d'abstraction en « vraie valeur »

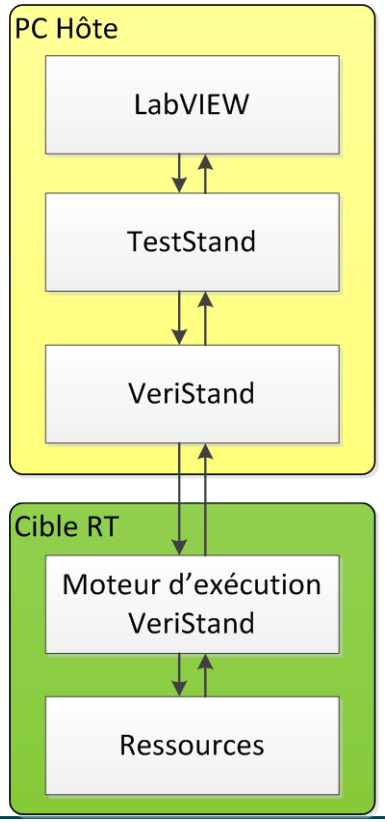
- Onglets détachables génériques quelque soit la configuration

- Adaptation automatique des types de données en fonction de la configuration VeriStand



IHM Automatique

IHM automatique développée sous LabVIEW surcouche à TestStand et VeriStand



Librairie de pas de tests

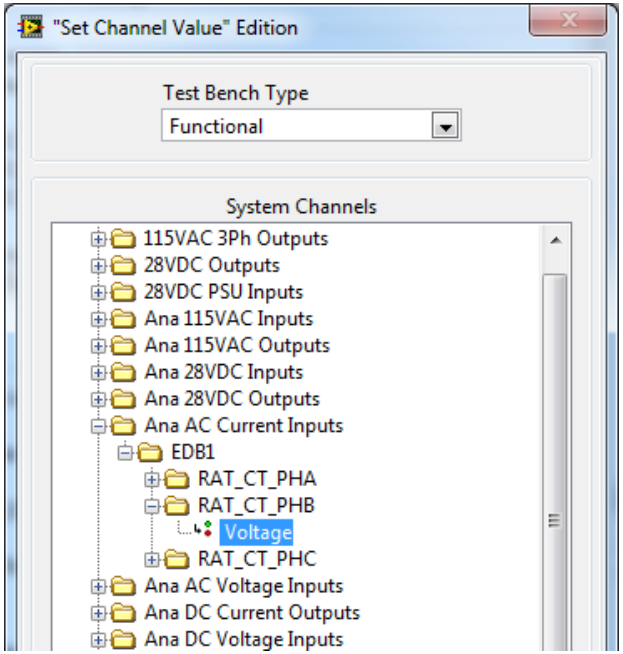
Librairie de pas de tests développée sous LabVIEW permettant:

- Démarrage/Arrêt du système de test,
- Lecture & écriture de signaux,
- Pilotage calculateur,
- Pilotage alimentations infrastructure,
- Calculs de delta T,
- Génération de microcoupures,
- Configuration/Démarrage/Arrêt du log,
- Lancement de stimuli VeriStand et récupération du résultat.

Librairie de pas de tests

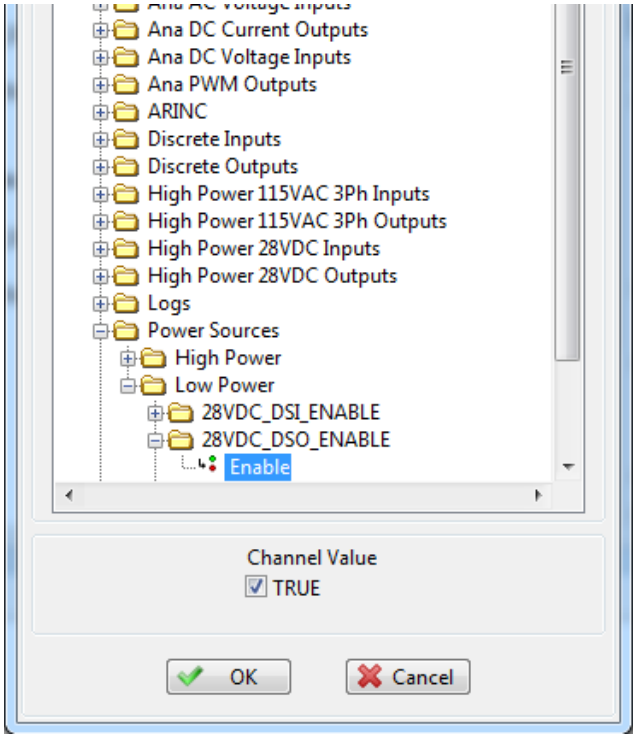
Des menus d'édition des pas de tests pensés pour faciliter le développement des séquences:

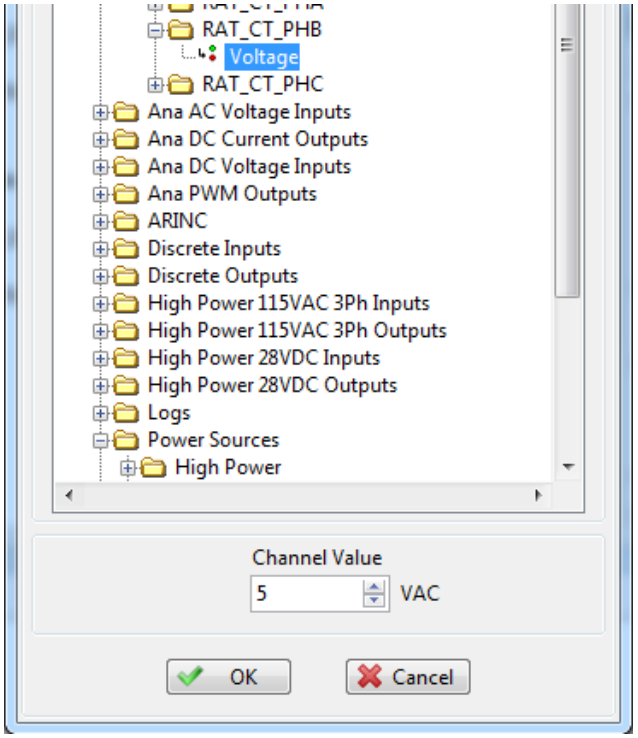
- La liste des voies est chargée automatiquement à partir de la configuration VeriStand



Librairie de pas de tests

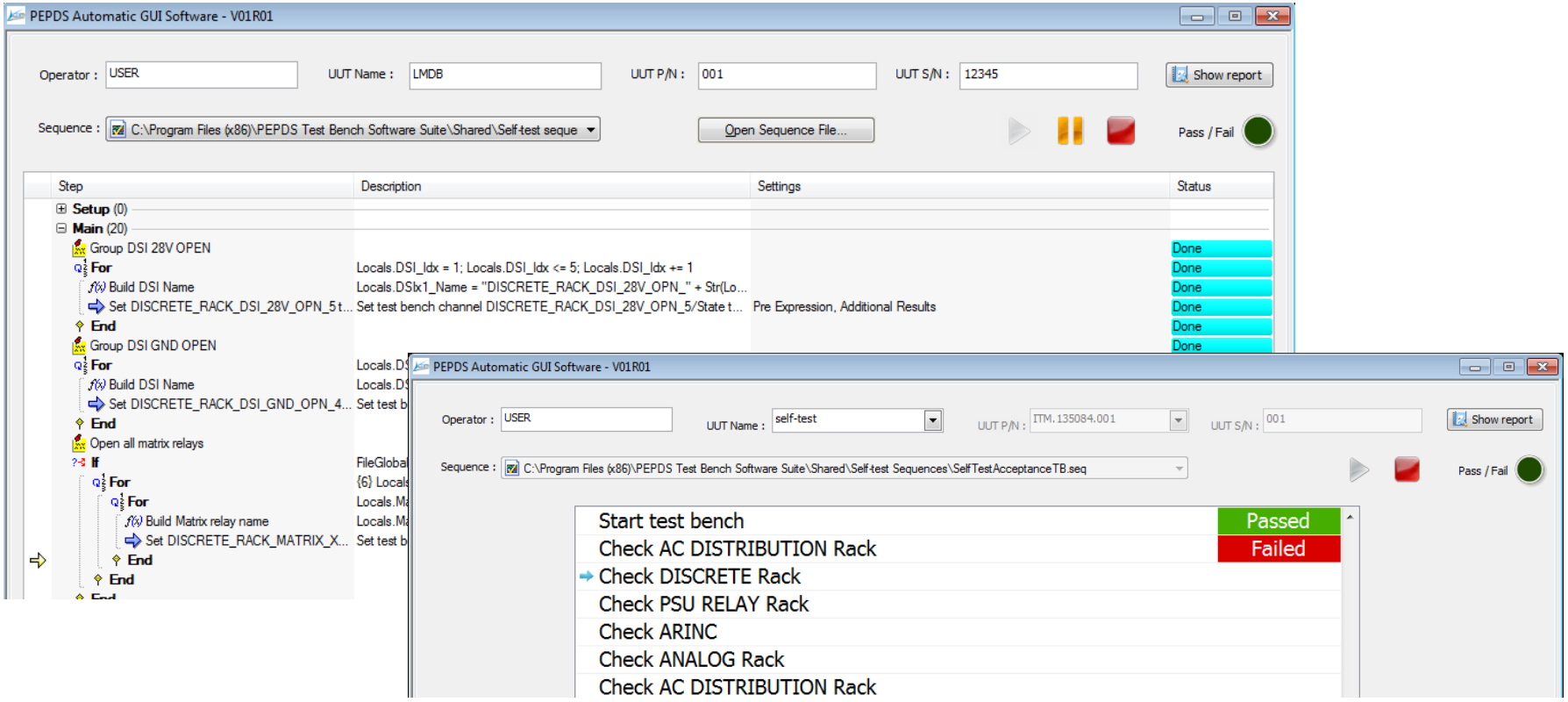
- Le type de donnée et les valeurs s'adaptent automatiquement à la voie VeriStand.





IHM Automatique

Permet de dérouler des séquences de tests dont l'autotest du banc avec une abstraction adaptée au type d'utilisateur



IHM Automatique

Génération de PV et de rapports détaillés

PEPDS Automatic GUI Software

Back | Forward | Stop | Refresh | Home | Viewer | Print | Font size | Active Report

SAFRAN
Labinal Power Systems

PEPDS Test Report

Operator Name	USER
Date	Friday, April 11, 2014
Time	5:05:05 PM
UUT Name	self-test
UUT Part Number	ITM.135084.001
UUT Serial Number	001
Test Description	Self-test of Acceptance test-bench
Sequence File	C:\Program Files (x86)\PEPDS Test Bench Software Suite\Shared\Self-test Sequences\SelfTestAcceptanceTB.seq v0.0.0.0
Global Result	**Terminated**
Execution Time	24.2635 seconds

Test Group	Status
Start test bench	Passed
Check AC DISTRIBUTION Rack	Failed

Step	Status	Measurement	Units	Limits		
				Low Limit	High Limit	Comparison Type
Hardware initialization	Failed					

Step	Status	Measurement	Units	Limits		
				Low Limit	High Limit	Comparison Type

Bilan positif

- Les 4 bancs sont livrés chez Labinal Power System

- Banc ATP : Utilisation en 2/8 pour les tests de recette des premiers livrés

- 2 x Banc QTP : Utilisation en 2/8 pour les tests de qualification environnementale dans le laboratoires de test,

- Les outils et automatisations développés et la modularité du banc permettent une reconfiguration rapide en cas changement de
  - spécifications de test
  - calculateurs sous test
  - mode de test (auto/manu)
  - type de test (ATP/QTP)

- L'architecture PXI / logicielle ainsi que les customs devices ont déjà été réutilisés sur d'autres projets dans le groupe Safran